

# 多层印制电路板抗快速瞬变脉冲群干扰的电磁兼容性设计

柳光福 上海埃德电磁技术有限公司 (200237)

祝长青 南瑞继保电气有限公司 (211100)

摘要：在电力系统继电保护设备中，因为出现系统故障时产生各种电磁干扰信号很大很复杂，要保证保护设备的正确动作，电磁兼容性设计，特别是控制快速瞬变脉冲群干扰信号对保护设备影响的设计显得非常重要。本文重点讨论了控制瞬态干扰的方法，多层电路板布线规则，去耦与旁路、接地技术等。

关键词：快速瞬变脉冲群，多层印制电路板，微带传输线、带状传输线

## 1 快速瞬变脉冲群

对保护设备进行快速瞬变脉冲群（EFT）实验的信号为：开路输出电压范围 0.25kV~4kV，在同轴输出（50 欧负载时）正负极性最大能量为 4mJ 的脉冲群；单个脉冲的上升时间 5ns、脉冲持续时间 50ns、脉冲群持续时间 15ms、脉冲群周期 300ms，脉冲群的频率范围 1MHz~500MHz。

快速瞬变脉冲群的是一种幅值大，频带宽的电磁干扰信号。

## 2 印制电路板干扰分析

电磁兼容性设计要求合理选用元器件，科学布排元器件位置及走线。正确去耦、接地、辅助以滤波、隔音、屏蔽技术。

随着电子计算机技术及大规模，超大规模集成电路的应用，印制电路板上的元器件安装密度越来越高，而信号传输速度越来越快，集成电路的灵敏度越来越高，产生电磁干扰的可能性也随之大大增加。从电磁兼容性设计要求来说，要求印制电路板的布线短，接地阻抗低，电源馈线干扰小，信号沿导线传输所形成的环路面积最小等，要实现系统和设备的电磁兼容性，印制电路板必须具有优秀的控制电磁干扰能力。从目前技术发展的趋势来分析，单面、双面印制电路板已很难满足上述要求。应该根据的工作频率，要满足的电磁兼容性标准的要求，安装密度的具体情况，选用不同印制电路板层数及分层布局来控制可能存在的电磁干扰，制造出性能优良的电力保护设备，满足实际情况和用户的要求。

### 2.1 传导干扰和辐射干扰

采用多层印制电路板，既可以提高元器件安装密度，缩小印制电路板的尺寸，还有利于控制电磁干扰的设计。

干扰信号经由印制电路板上的布线，也会引起传导干扰和辐射干扰。

#### 2.1.1 传导干扰

A) 图 1 所示的，经由印刷电路板走线 a 及其回线 b 之间的差模传导干扰的传输特点，可以用图 1 来说明。

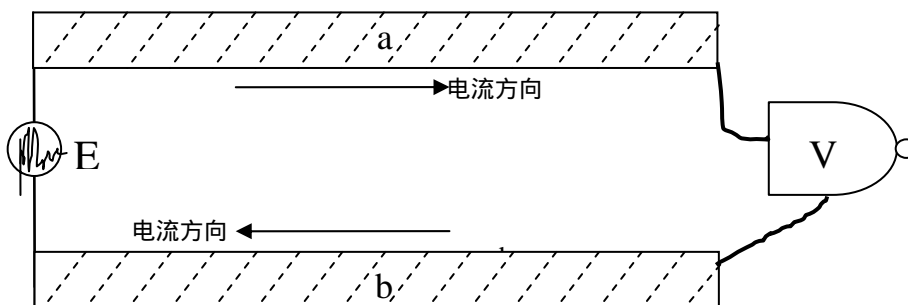


图 1 传导干扰示意图

a 和 b 代表信号传输的走线及其回线，E 代表干扰源，例如作快速瞬变脉冲群实验时，加在电源上的快速瞬变脉冲信号；V 代表被干扰电路，例如集成电路的一个输入端子。在快速瞬变脉冲试验中，由于 E 的幅度很高，而 V 的触发电平很低，V 的工作状态往往不能承受 E 的冲击而改变。在这种条件下，要满足一定等级的快速瞬变脉冲试验，是有一定难度的。

图 1 的 a 和 b 是印刷电路板上的走线，它可以做成图 2 所示的微带传输线或带状传输线。无论是微带传输线或带状传输线，它们都可以用图 3 的等效电路来表示。

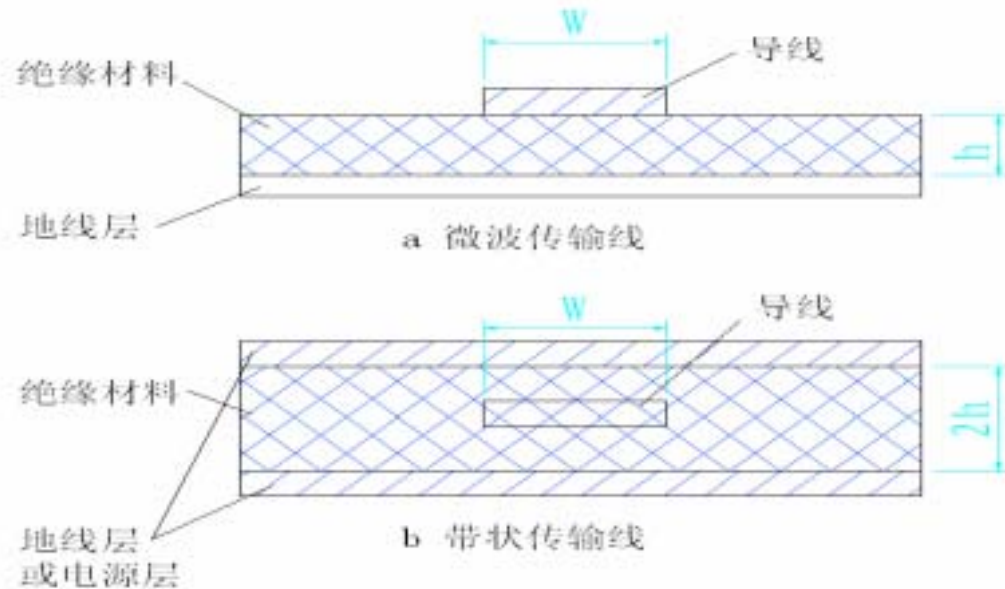


图 2 微带传输线和带状传输线

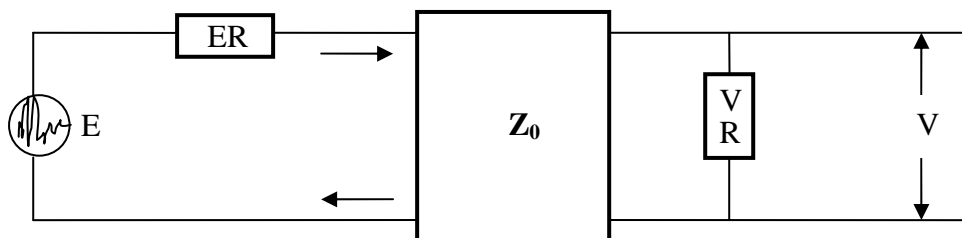


图 3 传导干扰模型

图 3 中的  $ER$  是干扰源的内阻， $VR$  是被干扰电路的输入阻抗，也就是本电路的负载电阻。 $Z_0$  是传输线的特性阻抗，即 a 和 b 之间的阻抗，

$$Z_0 = k \sqrt{\frac{L}{C}}$$

(1) 式中的  $L$  是单位长度的分布电感量， $C$  是单位长度的分布电容量。

根据传输线理论知道，如果  $ER = Z_0$ ， $Z_0 = VR$ ，则电路处于匹配状态。图 3 中的电路能实现理想的信号传输，即  $V$  有最大值。

但是，现在我们研究的是控制干扰信号，我们的目的是要实现输出端  $VR$  上的干扰信号  $V$  最小。为此，我们要想方设法地实现  $ER \neq Z_0$ ， $VR \neq Z_0$ ，分别在  $Z_0$  的输入端口和输出端口产生激烈的反射，这样一来，干扰信号就很难在印刷电路板上传输，达到对控制干扰信号控制的目的。

分别在两个端口上的反射系数为

$$E = \frac{|ER|}{Z_0 - |ER|}$$

$$V = \frac{|VR|}{Z_0 - |VR|}$$

在  $ER$  和  $VR$  保持不变的情况下，多层印刷电路板走线的  $Z_0$  比在单层和双层印刷板上走线时低得多，因此，能实现对干扰信号（如脉冲群信号）的控制。

B) 存在于图 1 中的两条走线 a 和 b 与安全地之间的干扰信号为共模干扰，其分析方法与差模传导干扰的一样。由于是与安全地之间存在的干扰，仅通过多层印制电路板上的走线来控制干扰信号是由困难的，有其他的方法可以控制这种差模干扰。

### 2.1.2 辐射干扰

#### A) 差模辐射干扰

同样的道理，印刷电路板上的电路也会产生差模辐射干扰和共模辐射干扰，采用多层印刷电路板能有效地控制相关的辐射干扰。

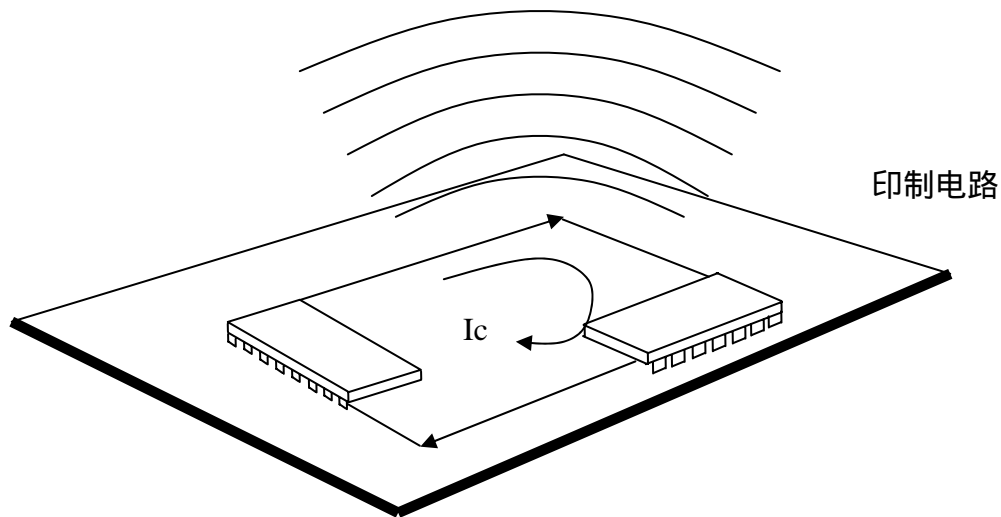


图 4 印制电路板上的差模

图 4 是 2 个集成电路之间传送信号时产生差模电路辐射的示意图。当用小环天线的数学模型来估计其差模信号的电磁辐射时，在自由空间  $r$  处的远场电场强度为：

$$E = (31.6 \times 10^{-16} (f^2 S I) \sin \theta) / r$$

(4)

式中， $E$ ——电场强度，V/m；

$f$ ——频率，Hz；

$S$ ——由信号传输路径所包围的面积， $m^2$ ；

$I$ ——回路上流过的电流，A；

$r$ ——在离环路  $r$  处的自由空间测量，m；

$\theta$ ——测量天线与辐射平面之间的夹角，度；

从上式可见在设计印刷电路板走线时，我们能控制的只有  $S$  这个参数，使信号所经过的路径包围成的面积 ( $S$ ) 越小，干扰电平就会越低。多层印刷电路板能有效地控制  $S$ ，从而减小由回路产生的电磁辐射。

#### B) 共模辐射干扰

印刷电路板产生共模辐射干扰的描述如图 5 所示，它是经由接地产生的辐射。其在自由空间  $r$  处的远场电场强度可以用下式来估算，

$$E = (4 \times 10^{-7} (f I L) \sin \theta) / r \quad (5)$$

式中， $E$ ——电场强度，V/m；  
 $f$ ——频率，Hz；  
 $I$ ——回路上流过的电流，A；  
 $L$ ——由接地网和地线决定的长度，m；  
 $r$ ——在离环路  $r$  处的自由空间测量，m；  
 $\theta$ ——测量天线与辐射平面之间的夹角，度；

在印刷电路地的地线设计中，有很多有效的方法来控制共模辐射的幅度。

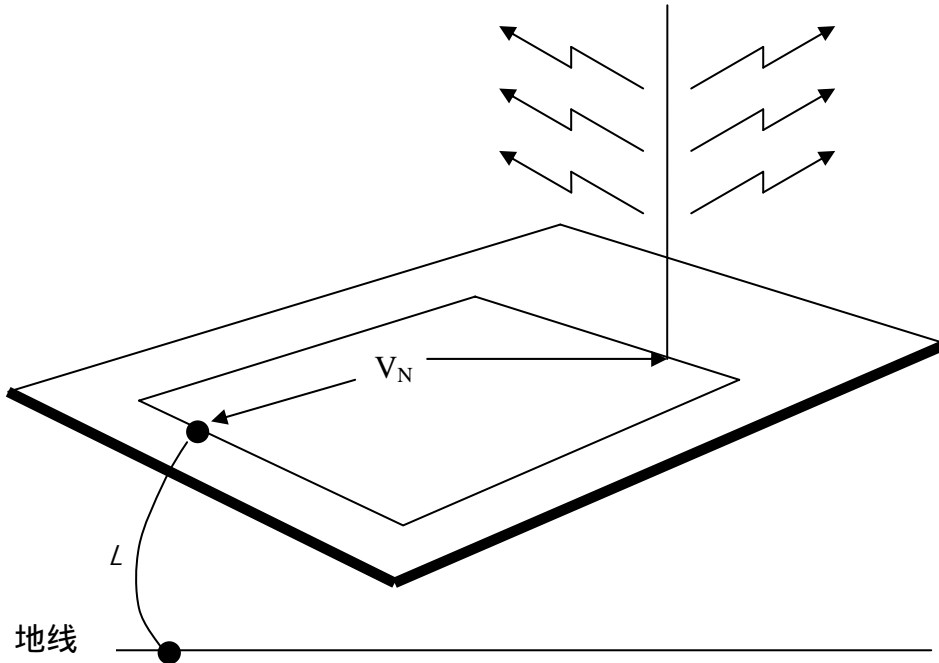


图 5 印制电路板上的共模辐射

### 3 多层印制电路板的结构和快速瞬变脉冲群试验与分析

为了验证多层印制电路板的结构对快速瞬变脉冲群试验的响应情况，我们分别在双面板，四层印制电路板和六层印制电路板上设计同一种含 CPU 的电路，电路结构相同，采用同样的 IC 和元件；所不同的是，由于印制电路板的层数不同，连接电路和元件的走线不同；但是，试验的方法，所用的仪器和试验的布置是相同的。下面，对四层印制电路板和六层印制电路板的设置述于下：

#### 3.1 四层印制电路板布置情况。

关于四层印制电路板结构，用二层布信号走线，一层用作接地面，一层电源馈电走线。

分层次序安排：以元件安装面为基准（第一层），第一层印制电路板用作信号走线，主要排布信号线的横线（即 X 方向走线），第二层印制电路板作为接地面，第三层用作电源馈电走线，第四层（即焊接层）布置信号走线，主要排布竖线（即 Y 方向走线）。

采用这种布置，信号走线都在印制电路板的最外面，对调试、更改、查找电路、维修都较方便。但是，由于信号走线在电源面和接地面的两边，为了连接两侧的横竖走线，会有许多穿越电源层和接地层的过孔。这种信号走线在电源面和接地面的两边的走线方式，称作微带传输线。

#### 3.2 六层印制电路板布置情况。

我们对六层印制电路板作了两种排列，分述于下，

A) 适合布线效率较高的六层印制电路板排列。其中，四层用于布信号线，一层用作接地面，另一层用作电源馈电走线。具体次序安排为：以元件安装层为基准（第一层），第一层布置信号走线，第二层用作接地面，第三层走信号线，第四层也是信号走线，第五层是电源馈电走线；第六层用作焊锡的信号走线。这种排布有四层用于设置信号走线，很适合布线密度要求较高的场合。其中，最外面的两层信号走线可视作微带传输线，第三和第四层的信号走线可视作带状传输线。

B) 具有较好抗干扰性能的六层印制电路板排列。其中的有三层印制电路板用作信号走线，二层接地面和一层电源馈电走线。分层次序安排为：第一层是安装元件的信号走线层面，第二层为接地层，第三层为信号走线层。第四层为电源供电馈线层，安排供电的走线，第五层为接地层，然后是第六层（焊锡面），用作布置信号走线。这种层次的安排，最外面的两层信号走线可视作微带传输线，第三层的信号走线可视作带状传输线。由于第三层是夹在两个接地层之中，在这些信号走线上传输的信号不容易被外部的干扰信号所影响，最好把敏感信号的走线安置在这一层。

下表列出的试验结果是，在上述三种排列的印制电路板和一种二层印制电路板上，设计同一种电路，并安放在同一个机箱内，按有关标准要求进行快速瞬变脉冲群试验的结果：

序号	印制电路板层数	2.5KHz, 试验电压	结果
1	2	0.5KV	装置报警
2	4	2KV	装置复位
3	6 (上述 A 布置)	4KV	无异常
4	6 (上述 B 布置)	4KV	无异常

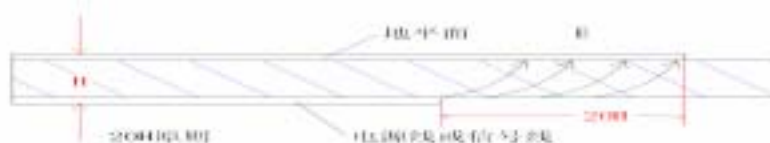
上述的试验证明，合理安置的多层印制电路板做成的电路，在控制快速瞬变脉冲群试验对设备的干扰方面有十分明显的效果。这是因为，这种多层印制电路板上的走线及元件的安置，符合(1)式中述及的、具有很低的特性阻抗  $Z_0$  的情况。在多层印制电路板走线与单层和双层印制电路板的走线的对比中，多层印制电路板走线时因为插入了接地层和馈电走线层，单位长度的分布电容量要比单层和双层印制电路板的走线时大许多，当然，由(1)式算出的特性阻抗  $Z_0$  就会低很多。于是，在走线的两端，按(2)式和(3)式计算有很可观的反射，从而实现了要对控制的干扰信号的控制。

当然，快速瞬变脉冲的重复频率高，上升沿陡峭，高频分量十分丰富，快速瞬变脉冲有可能通过空间去影响其他电路的正常运行。但是，由于合理设置多层印制电路板的排布和走线，它能大大减小了信号路径所围成的面积。例如，砸在图4中两个集成电路间信号的传输路径，在实际走线中，就包括有约一半的地回线。当图4中的电路在多层印制电路板上来实现时，这个信号流经的路径所围成的面积基本上是信号走线与接地层（含供电层）围成的面积，大致等于信号走线长度乘与信号线布线层到供电层（或接地层）的距离（印制电路板的厚度）。由于每层多层的厚度是很有限的，自然其围成的面积也很有限，从而能有效地控制了干扰信号经由空间传输产生的干扰，得到了上面试验的好结果。

#### 4 关于其他多层印制电路板的设计技巧

当然，还有其他一些设计技巧，根据个人体会，与大家讨论。

20-H 原则：印制电路板敷铜箔层的边缘，因为具有一定电压，有可能向空间辐射电磁能量，尤其是采用高速逻辑器件和高频时钟信号时，会造成严重干扰。为减小这种边缘效应的耦合，必须使电源层、信号线层等的物理尺寸比最近的地线层小 20-H，H 为两层间距，此时，辐射强度将下降 70%。按印制电路板典型参数，一般比地线层尺寸边缘小 3-5mm 即满足 20-H 要求，此时，还会提高印制电路板自身谐振频率。



3-W 原则：印制电路板上线与线之间存在电磁耦合，有可能使有关电路受到干扰，出现功能失常。为避免这种干扰，采用 3-W 规则，两线条之距离（从中线到中线）必须 3

倍于导线宽度 ( $W$ )，使信号上的电流和回线上的电流生成的电磁场能相互抵消，即使不使用屏蔽也能达到控制电磁干扰的目的。



应避免印制导线的不连续性。即走线宽度不能突变，走线不要突然拐角，应采用圆弧过渡或 45°拐角，以保证走线宽度不突变。否则会在导线拐角变窄的边缘，产生集中电磁场，会耦合到相邻路径引起干扰。

布线过孔。多层印制板布线中，会碰到不同层迹线之间通过地平面层进行交叉连接。其连接处，要使用过孔，会增加产生干扰的机会，因此过孔数应最少，对高速并行线（例如地址、数据线），它们有很强的时序关系，应确保每根信号线的过孔数和走线长度相等。

## 5 结论

通过的分析 and 试验证明，采用多层印制电路板工艺做成的电路和设备能顺利通过快速瞬变脉冲群（EFT）的实验，多层印制电路板工艺对控制电磁干扰有优秀的性能。但是，另一方面，多层印制电路板成本高，工艺复杂，加工周期长，这也是我们采用这个工艺时要考虑的。